



拒絶理由通知書

特許出願の番号	特願2001-016793	
起案日	平成15年12月9日	
特許庁審査官	飯野 茂	8105 2S00
特許出願人代理人	山川 政樹 様	
適用条文	第29条第2項	

この出願は、次の理由によって拒絶をすべきものである。これについて意見があれば、この通知書の発送の日から60日以内に意見書を提出して下さい。

理 由

この出願の下記の請求項に係る発明は、その出願前日本国内又は外国において頒布された下記の刊行物に記載された発明に基いて、その出願前にその発明の属する技術の分野における通常の知識を有する者が容易に発明をすることができたものであるから、特許法第29条第2項の規定により特許を受けることができない。

記 (引用文献等については引用文献等一覧参照)

- ・ 請求項1～5
- ・ 引用文献1

備考

引用文献1には、センシングの際に発生する静電気によって静電破壊されることなく、また表面の凹凸を感度よくセンシングすることができるように、半導体基板上に下部電極を形成し、次いで前記半導体基板上の前記下部電極の周囲に導電性を有する支持部材を形成し、さらにこの導電性を有する支持部材上に、前記下部電極と離間して対向するよう上部電極を形成し、この上部電極上に突起形状に加工した絶縁体を形成した表面形状認識用センサ及びその製造方法が記載されている。

感光性ポリイミドを塗布し、それを露光現像して任意の構造の絶縁膜を形成することは、半導体製造技術として慣用されており、上記引用文献1に記載された表面形状認識用センサの突起形状の絶縁体を、該慣用技術により形成するようにする程度のことは当業者にとって格別困難なことではない。

引用文献等一覧

整理番号:NTTH126599 発送番号:439826 発送日:平成15年12月16日 2/E

1. 特開平11-248410号公報

先行技術文献調査結果の記録

・調査した分野 I P C 第 7 版
 G 0 1 B 7 / 0 0 - 7 / 3 4
 G 0 6 T 1 / 0 0
 A 6 1 B 5 / 0 6 - 5 / 2 2

・先行技術文献

この先行技術文献調査結果の記録は、拒絶理由を構成するものではない。

この拒絶理由通知書についての問い合わせ、またはこの出願について面接の希望がある場合には、下記まで連絡されたい。

特許庁特許審査第一部計測 飯野 茂
03-3581-1101 (内) 6210

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-248410

(43)Date of publication of application : 17.09.1999

(51)Int.Cl.

G01B 7/28
// G06T 1/00

(21)Application number : 10-053911

(71)Applicant : NIPPON TELEGR & TELEPH CORP
<NTT>

(22)Date of filing : 05.03.1998

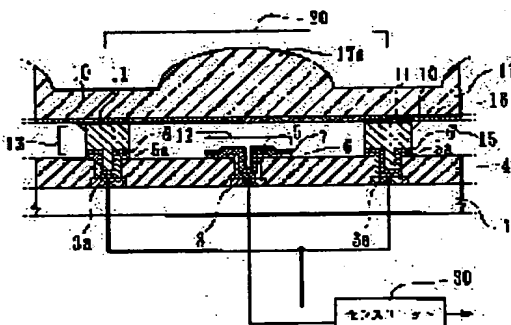
(72)Inventor : MACHIDA KATSUYUKI
HIRATA AKIHIKO
SHIGEMATSU TOMOSHI
MORIMURA HIROKI

(54) SENSOR FOR RECOGNIZING SURFACE SHAPE AND ITS MANUFACTURE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a sensor for recognizing surface shape which detects the surface unevenness of an object with high sensitivity without being broken by the static electricity which is generated at the time of making sensing operations, can be reduced in size, and can be improved in versatility.

SOLUTION: A sensor for recognizing surface shape is provided with a semiconductor substrate 1 in which at least a semiconductor element is formed, a plurality of capacitance sensor elements 20 formed on the substrate 1, and a protective film 17 positioned above the elements 20 and each sensor element 20 is provided with a lower electrode 12 positioned on the substrate 1 and an upper electrode 15 positioned above the electrode 12. The upper electrodes 15 constituting the sensor elements 20 are composed of a common electrode member and supported by supporting members 13 provided at every sensor element 20 and the supporting members 13 are made of a material showing electrical conductivity.



LEGAL STATUS

[Date of request for examination]

18.01.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3318865

[Date of registration]

21.06.2002

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

P15357-A

6060756

6248655

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-248410

(43) 公開日 平成11年(1999) 9月17日

(51) IntCl.⁶

識別記号

F I

G 0 1 B 7/28

G 0 1 B 7/28

H

// G 0 6 T 1/00

G 0 6 F 15/64

G

審査請求 未請求 請求項の数24 O L (全 9 頁)

(21) 出願番号 特願平10-53911

(22) 出願日 平成10年(1998) 3月5日

(71) 出願人 000004226

日本電信電話株式会社

東京都新宿区西新宿三丁目19番2号

(72) 発明者 町田 克之

東京都新宿区西新宿三丁目19番2号 日本
電信電話株式会社内

(72) 発明者 枚田 明彦

東京都新宿区西新宿三丁目19番2号 日本
電信電話株式会社内

(72) 発明者 重松 智志

東京都新宿区西新宿三丁目19番2号 日本
電信電話株式会社内

(74) 代理人 弁理士 山川 政樹

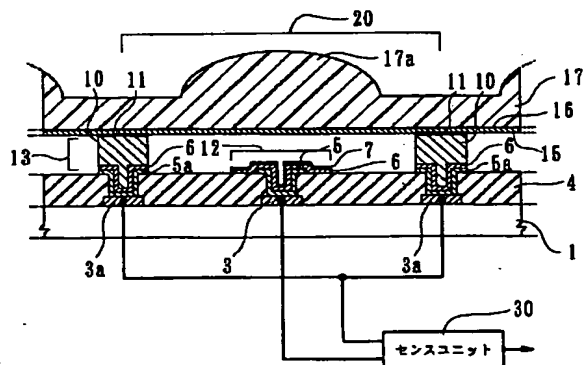
最終頁に続く

(54) 【発明の名称】 表面形状認識用センサおよびその製造方法

(57) 【要約】

【課題】 センシングの際に発生する静電気によって静電破壊されことなく、また表面の凹凸を感度よくセンシングし、なおかつ小型化および汎用化を可能とする。

【解決手段】 半導体素子が形成されていることを少なくとも含む半導体基板1と、この半導体基板1の上に形成された複数の容量センサ素子20と、これら複数の容量センサ素子20の上に配置された保護膜17とを備え、各容量センサ素子20は、半導体基板1上に配置された下部電極12と、この下部電極12の上に配置された上部電極15とを備え、各容量センサ素子20を構成する上部電極15のそれぞれは、共通な1個の電極部材からなり、この上部電極15は、半導体基板1上に、各容量センサ素子20毎に配置された支持部材13によって支持されており、この支持部材13は導電性を示す部材によって形成されている。



【特許請求の範囲】

【請求項 1】 半導体素子が形成されていることを少なくとも含む半導体基板と、
この半導体基板の上に形成された複数の容量センサ素子と、

これら複数の容量センサ素子の上に配置された保護膜とを備え、
前記各容量センサ素子は、前記半導体基板上に配置された下部電極と、この下部電極の上に配置された上部電極とを備え、
前記各容量センサ素子を構成する上部電極のそれぞれは、共通な 1 個の電極部材からなり、
この上部電極は、前記半導体基板上に、前記各容量センサ素子毎に配置された支持部材によって支持されており、この支持部材は導電性を示す部材によって形成されていることを特徴とする表面形状認識用センサ。

【請求項 2】 請求項 1 において、
前記下部電極と、前記支持部材とは同一平面上に形成されていることを特徴とする表面形状認識用センサ。

【請求項 3】 請求項 2 において、
前記同一平面は、前記半導体基板上に形成された絶縁膜上であることを特徴とする表面形状認識用センサ。

【請求項 4】 請求項 1 において、
前記支持部材は、前記各容量センサ素子における下部電極を囲んで形成されていることを特徴とする表面形状認識用センサ。

【請求項 5】 請求項 1 において、
前記保護膜は、前記各容量センサ素子の中央部が最も高くなるような突起を有することを特徴とする表面形状認識用センサ。

【請求項 6】 請求項 5 において、
前記保護膜は、熱可塑性フィルムによって形成されていることを特徴とする表面形状認識用センサ。

【請求項 7】 請求項 6 において、
前記熱可塑性フィルムは、ポリテトラフルオロエチレンによって形成されていることを特徴とする表面形状認識用センサ。

【請求項 8】 請求項 1 において、
前記下部電極および前記支持部材は、センスユニットの入力側に接続されていることを特徴とする表面形状認識用センサ。

【請求項 9】 請求項 1 において、
前記上部電極の一個においては、メッシュ状に加工されていることを特徴とする表面形状認識用センサ。

【請求項 10】 半導体素子が形成されていることを少なくとも含む半導体基板の上に複数の容量センサ素子を形成する工程と、
これら複数の容量センサ素子の上に保護膜を形成する工程とを有し、
前記各容量センサ素子は、前記半導体基板上に配置され

た下部電極と、この下部電極の上に配置された上部電極とを備え、

前記各容量センサ素子を構成する上部電極のそれぞれは、共通な 1 個の電極部材からなり、
この上部電極は、前記半導体基板上に、前記各容量センサ素子毎に配置された支持部材によって支持されており、この支持部材は導電性を示す部材によって形成されていることを特徴とする表面形状認識用センサの製造方法。

- 10 【請求項 11】 請求項 10 において、
前記半導体基板上の層間絶縁膜を介して第 1 および第 2 の配線を形成する工程と、
これら第 1 および第 2 の配線の上にそれぞれ接続電極を形成する工程と、
これらの接続電極の形成された面に第 1 の金属膜を形成してから、この第 1 の金属膜を第 1 のレジストで被覆する工程と、
前記第 1 の配線の上方にある前記第 1 のレジストに開孔部を設けてから、第 2 の金属膜と第 3 の金属膜を連続して形成して下部電極を形成する工程と、
20 前記第 1 のレジストを除去してから第 2 のレジストで被覆し、前記第 2 の配線の上方にある前記第 2 のレジストに開孔部を設け、この開孔部内のみ第 4 および第 5 の金属膜を順次形成して導電性を有する支持部材を形成する工程と、
前記第 2 のレジストを除去してから、前記第 3 および第 5 の金属膜をマスクとして前記第 1 の金属膜をエッチングする工程と、
前記半導体基板の主表面側を前記支持部材の厚さ以上の犠牲膜で被覆する工程と、
30 前記犠牲膜をエッチングすることによって前記第 5 の金属膜のみを露出させる工程と、
前記犠牲膜の上に前記第 5 の金属膜同士を接続する上部電極を形成する工程と、
前記犠牲膜を除去してから、前記上部電極の上を保護膜で被覆する工程とを有することを特徴とする表面形状認識用センサの製造方法。

- 【請求項 12】 請求項 10 において、
前記半導体基板上の層間絶縁膜を介して第 1 および第 2 の配線を形成する工程と、
40 これら第 1 および第 2 の配線の上にそれぞれ接続電極を形成する工程と、
これらの接続電極の形成された面に第 1 の金属膜を形成してから、この第 1 の金属膜を第 1 のレジストで被覆する工程と、
前記第 1 の配線の上方にある前記第 1 のレジストに開孔部を設けてから、第 2 の金属膜と第 3 の金属膜を連続して形成して下部電極を形成する工程と、
前記第 1 のレジストを除去してから、前記第 2 の配線の上方のみを第 2 のレジストで被覆する工程と、
50

前記第3の金属膜および前記第2のレジストをマスクとして前記第1の金属膜をエッチングする工程と、
前記第2のレジストを除去してから、犠牲膜を形成し、
第2の配線上部を開孔する工程と、
第4および第5の金属膜を順次形成して導電性を有する支持部材を形成する工程と、
前記犠牲膜の上に前記第5の金属膜同士を接続する上部電極を形成する工程と、
前記犠牲膜を除去してから、前記上部電極の上に保護膜で被覆する工程とを有することを特徴とする表面形状認識用センサの製造方法。

【請求項13】 請求項10において、
前記半導体基板上の層間絶縁膜を介して第1および第2の配線を形成する工程と、
これら第1および第2の配線の上にそれぞれ接続電極を形成する工程と、
これら接続電極の形成された面に第1の金属膜を形成してから、この第1の金属膜の全面を第1のレジストで被覆する工程と、
前記第1の配線の上方にある前記第1のレジストに開孔部を設けてから、第2の金属膜と第3の金属膜を連続して形成して下部電極を形成する工程と、
前記第1のレジストを除去してから第2のレジストで被覆し、前記第2の配線の上方にある前記第2のレジストに開孔部を設け、この開孔部内のみ第4および第5の金属膜を順次形成して導電性を有する支持部材を形成する工程と、
前記第2のレジストを除去してから、前記第3および第5の金属膜をマスクとして前記第1の金属膜をエッチングする工程と、
前記支持部材上に、保護膜の下に予め形成された上部電極を、導電性接着剤を介して接着する工程とを有することを特徴とする表面形状認識用センサの製造方法。

【請求項14】 請求項10において、
前記下部電極と、前記支持部材とは同一平面上に形成されていることを特徴とする表面形状認識用センサの製造方法。

【請求項15】 請求項14において、
前記同一平面は、前記半導体基板上に形成された絶縁膜上であることを特徴とする表面形状認識用センサの製造方法。

【請求項16】 請求項10において、
前記支持部材は、前記各容量センサ素子における下部電極を囲んで形成されていることを特徴とする表面形状認識用センサの製造方法。

【請求項17】 請求項10において、
前記保護膜は、前記各容量センサ素子の中央部が最も高くなるような突起を有することを特徴とする表面形状認識用センサの製造方法。

【請求項18】 請求項17において、

前記保護膜は、熱可塑性フィルムによって形成されていることを特徴とする表面形状認識用センサの製造方法。

【請求項19】 請求項18において、
前記熱可塑性フィルムは、ポリテトラフルオロエチレンによって形成されていることを特徴とする表面形状認識用センサの製造方法。

【請求項20】 請求項10において、
前記下部電極および前記支持部材は、センスユニットの入力側に接続されていることを特徴とする表面形状認識用センサの製造方法。

【請求項21】 請求項10において、
前記上部電極の一個においては、メッシュ状に加工されていることを特徴とする表面形状認識用センサの製造方法。

【請求項22】 請求項11乃至13の何れか一項において、
前記第1、第2および第4の金属膜は、銅によって形成されていることを特徴とする表面形状認識用センサの製造方法。

【請求項23】 請求項11乃至13の何れか一項において、
前記第3および第5の金属膜は、金によって形成されていることを特徴とする表面形状認識用センサの製造方法。

【請求項24】 請求項11乃至13の何れか一項において、
前記第1の金属膜を形成した後に、この第1の金属膜と同一材料からなる金属膜を新たに形成してから、その上に第3の金属膜を形成することを特徴とする表面形状認識用センサの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、表面形状認識用センサおよびその製造方法に関し、特に人間の指紋や動物の鼻紋などの微細な凹凸を感知する表面形状認識用センサおよびその製造方法に関するものである。

【0002】

【従来の技術】情報化社会の進展により、現代社会においてはセキュリティ技術への関心が高まっている。例えば、情報化社会では、電子現金化などのシステム構築のための本人認証技術が重要な鍵となってくる。また、盗難やカードの不正使用の防御策のための認証技術についても研究開発が活発になっている（例えば、清水良真他、個人認証付機能付きICカードに関する一検討、信学技報、Technical report of IEICE, OFS92-32, p25-30 (1992)）。

【0003】さて、このような認証方式としては指紋や声紋を利用するもの等種々の方式が提案されているが中でも指紋認証技術についてはこれまで多くの技術開発がなされている。ここで、従来の指紋の認証方式について

説明する。従来の指紋認証方式を大別すると、光学的に指紋の凹凸を読みとる方式、指紋の圧力差を読みとる方式、人間の電気特性の利用して指紋の凹凸を検出する方式等に分けられる。

【0004】光学的に読みとる方式とは、主に光の反射とCCDとを使って指紋データを取り込み、照合を行う方式である（例えば、特開昭61-221883号公報を参照）。また、指紋の圧力差を読みとる方式としては、圧電薄膜を利用して指の指紋の圧力差を読みとる方式がある（例えば、特開平5-61965号公報を参照）。さらに、人間の電気特性を利用する方式としては、感圧シートを用いて皮膚の接触によって生じた電気特性の変化を電気信号の分布に置き換えて指紋を検出するものがあり、これは抵抗変化量もしくは容量変化量によって認証する方式である（例えば、特開平7-168930号公報を参照）。

【0005】しかしながら、以上の従来技術には種々の問題点があり、例えば光を用いた方式では小型化、汎用化が難しく、用途が限定されるという問題がある。同様に、感圧シート等を用いて指の凹凸を感知する方式では、材料が特殊であることや加工性の難しさから実用化が困難であり、また信頼性に乏しいことも考えられる。

【0006】そこで、このような問題を解決すべく、LSI製造技術を用いた容量型の指紋センサ（Marco Tartagni and Roberto Guerrieri, A 390 dpi Live Fingerprint Imager Based on Feedback Capacitive Sensing Scheme, 1997 IEEE International Solid-State Circuits Conference, p200-201(1997)）が新たに提案された。これは、LSIチップの上に2次元に配列された小さなセンサ素子の帰還静電容量を検出し、皮膚の凹凸パターンを検出する方式である。

【0007】ここで従来の容量型の指紋センサについて図を参照して説明する。図10は、従来の容量型の指紋センサを示す断面図である。同図に示すように、容量型の指紋センサにおいては、LSI等の形成された半導体基板1の上に形成された配線3に、接続電極5を介してセンサ電極6aを接続してから、全体をバシベーション膜4aで覆って、センサ素子20を構成している。すなわち、センサ電極6a直上のバシベーション膜4aに触れた皮膚が電極として機能し、皮膚およびセンサ電極6a間の容量を検出することにより、微細構造の凹凸を感知するように構成されている。

【0008】なお、実際には図8に示すように、センサ素子20を2次的に複数配置することにより指紋の凹凸を検出する。また、このような容量型の指紋センサは、従来の光学式センサと比較して特殊なインターフェイスが不要であり、小型化が可能であるという特徴も備えている。

【0009】

【発明が解決しようとする課題】しかしながら、皮膚を

電極として利用しているため、接触時に生じた静電気によってLSIが静電破壊され易く、またバシベーション膜4aの膜厚を均一にすることは困難であり、膜厚変動によってセンサの感度にはばらつきが生じる等のいくつかの問題点を抱えているのが実情である。したがって、センサの安定性、感度、信頼性を考慮し、さらには小型化、汎用性までも考慮した人間の指紋や動物の鼻紋等の微細な凹凸をセンシング可能とする表面形状認識用センサおよびその製造方法の開発が従来より望まれていた。本発明は、このような課題を解決するためのものであり、センシングの際に発生する静電気によって静電破壊されることなく、また表面の凹凸を感度よくセンシングし、なおかつ小型化および汎用化を可能とする表面形状認識用センサおよびその製造方法を提供することを目的とする。

【0010】

【課題を解決するための手段】このような目的を達成するために、本発明に係る表面形状認識用センサは、半導体素子が形成されていることを少なくとも含む半導体基板と、この半導体基板の上に形成された複数の容量センサ素子と、これら複数の容量センサ素子の上に配置された保護膜とを備え、前記各容量センサ素子は、前記半導体基板上に配置された下部電極と、この下部電極の上に配置された上部電極とを備え、前記各容量センサ素子を構成する上部電極のそれぞれは、共通な1個の電極部材からなり、この上部電極は、前記半導体基板上に、前記各容量センサ素子毎に配置された支持部材によって支持されており、この支持部材は導電性を示す部材によって形成されている。このように構成することによって本発明は、物体が保護膜に接触すると上部電極が変形して上部および下部電極間の容量が変化するため、この容量変化から物体の形状を認識することができる。

【0011】また、本発明に係る表面形状認識用センサの製造方法は、半導体素子が形成されていることを少なくとも含む半導体基板の上に複数の容量センサ素子を形成する工程と、これら複数の容量センサ素子の上に保護膜を形成する工程とを有し、前記各容量センサ素子は、前記半導体基板上に配置された下部電極と、この下部電極の上に配置された上部電極とを備え、前記各容量センサ素子を構成する上部電極のそれぞれは、1個の共通な上部電極部材からなり、この上部電極は、前記半導体基板上に、前記各容量センサ素子毎に配置された支持部材によって支持されており、この支持部材は導電性を示す部材によって形成されている。このように構成することによって本発明は、非常に微細な表面形状認識用センサを容易に製造することができる。

【0012】

【発明の実施の形態】次に、本発明の実施の形態について図を用いて説明する。図1は、本発明に係る表面形状認識用センサ（一素子）の一つの実施の形態を示す断面

図である。同図に示すように、LSI等の形成された半導体基板1の上には配線3(第1の配線)、配線3a(第2の配線)が形成されている。図中の2個の配線3aはともに同電位である。層間絶縁膜4の配線3、3aの上においてはスルーホールが開孔され、接続電極5、5aが形成されている。

【0013】接続電極5の上には、金属膜6(第1の金属膜と第2の金属膜)、金属膜7(第3の金属膜)が順次形成されて下部電極12が構成されている。接続電極5aの上には、金属膜6、金属膜10(第4の金属膜)、金属膜11(第5の金属膜)が形成されて導電性を有する支持部材13が構成されている。金属膜11の上には、金属膜からなる上部電極15が形成されている。すなわち、下部電極12と、支持部材13によって離間配置された上部電極15とによって容量型のセンサ素子20が構成されている。

【0014】なお、下部電極12と支持部材11の形状を平面図に示すと図2のようになり、正方形の下部電極12は格子状に形成された支持部材13の中に配置されている。すなわち、半導体基板1の上には、支持部材13を共有して複数のセンサ素子20が配列されている。また、上部電極15の形状は、製造上の都合から図3に示すようにメッシュ状に形成されている。このメッシュの大きさは、当然のことではあるが支持部材13の格子よりも微細なものにする必要がある。

【0015】一方、上部電極15の上には、指等の物体が直接触れないようにするため、保護膜17が接着剤16によって接着されている。この保護膜17は、フィルムであり、その表面には感度を向上させるために各センサ素子20の中央部が最も高くなるようにして突起17aが設けられている。したがって、表面形状認識用センサを上方から眺めると図4に示すようになり、物体の触れる面には複数の突起17aが設けられることになる。

【0016】また、1個もしくは複数のセンサ素子20に対しては、センスユニット30が同一基板内または他のチップ内に設けられており、センサ素子20とセンスユニット30とは配線3、3a等を介して電氣的に接続されている。

【0017】なお、センサ素子20の大きさは、人間の指紋の幅が500μm程度の幅を有することから、それよりも小さくする必要がある。例えば、センサ素子20の一辺を指紋の幅の半分である250μm以下にしてやるとよい。もちろん、この値は測定する対象物の形状や性質等によって任意に変えればよく、上記の数値に限られるものではない。

【0018】ここで、センサ素子20の動作について簡単に説明する。突起17aが対象物に触れて変形すると上部電極15も変形する。その結果、下部電極12と上部電極15との間の容量が変化し、この容量変化をセン

スユニット30が電気信号として検出することにより、対象物の凹凸を検出することができる。

【0019】次に、図1に係る表面形状認識用センサの製造方法について説明する。このような表面形状認識用センサの製造方法としては、種々の方法が考えられるが以下においては3種類の方法について説明する。

【0020】[第1の実施の形態]図5、6、7は、図1に係る表面形状認識用センサの製造工程を示す断面図である。同図において、図1における同一または同等のものには同一符号を付しており、図中の(a)~(j)は製造工程を順次示したものである。

【0021】まず、図5(a)において、半導体素子が形成されていることを少なくとも含む半導体基板1上にA1のスパッタおよびエッチング等を行って配線3を形成する。同時にこの配線3の両側に近接して配線3aを形成する。そして、これら配線3、3aを覆うようにして半導体基板1の主表面側をSiO₂で覆って層間絶縁膜4を形成する。

【0022】次いで、上部および下部電極を形成するため、配線3、3aの上方にある層間絶縁膜4にスルーホールを開孔してから、窒化チタン(TiN)をスパッタし、パターニングおよびドライエッチングすることにより、接続電極5、5aを形成する。なお、この接続電極5、5aは、配線3、3aのA1と後述の金属膜6の銅とが相互拡散しないようにするためのバリア膜として機能するものである。したがって、その材料としては、バリア性および導電性を示すものであればその他の材料を使用してもよい。

【0023】図5(b)において、接続電極5、5aの形成された面に銅をスパッタして金属膜6を形成する。そして、その上をレジスト8(第1のレジスト)で覆ってから、接続電極5のみが露出するようにしてレジストパターンを形成する。そして、レジスト8をマスクとして銅(第2の金属膜)および金(第3の金属膜)を順次連続してメッキする。その結果、下部電極12ができあがり、その表面は金からなる金属膜7によって覆われている。

【0024】なお、本実施の形態では、金属膜6としてCu膜をスパッタ法で0.1μm形成した。また、メッキ用のパターニングとしてはレジスト8を5.0μm形成した。下部電極12の形成時には電界メッキを用い、最初にCu膜を0.3μm、次にAu膜(金属膜7)を0.2μm連続して形成した。ただし、金属膜6の厚さが十分あるときには、新たにCu膜をメッキする必要はなく、Au膜のみをメッキするだけでもよい。さらに、本実施の形態では、1個のセンサ素子20に対して下部電極12を1個しか形成していないが、必要に応じて複数形成してもよい。

【0025】図5(c)において、レジスト8を除去した後再びレジスト9(第2のレジスト)で覆い、接続

電極5aの上に開孔部を有するレジストパターンを形成する。そして、銅および金を順次連続してメッキして金属膜10、11を形成し、支持部材13を形成する。なお、本実施の形態では、メッキ用のバタニングの際にレジスト9を5.0 μ m形成し、電界メッキでCu膜(金属膜10)を5.0 μ m形成してから連続してAu膜(金属膜11)を0.1 μ m形成した。

【0026】図5図(d)においてレジスト9を剥離し、次いで図6(e)において金属膜7、11をマスクとし、露出している金属膜6をエッチングして除去する。なお、本実施の形態では、Au膜をマスク材としてCu膜をウエットで処理しているため、その処理液としては磷酸、硝酸、酢酸、水の混合液を用いた。

【0027】図6(f)において、下部電極12等の形成された面に、スピン法を用いてSOG膜を支持部材13の高さ以上塗布して犠牲膜14を形成した。このとき、膜厚を厚くするために3回塗りを実施し、塗布した後は300℃のアニールを実施した。その後、支持部材13の先端の金属膜11が露出するまで酸素プラズマを用いてエッチングを行った。なお、犠牲膜14の材料はSOG膜に限られるものではなく、犠牲膜となりうる膜であれば、他の材料も使用可能であることは言うまでもない。

【0028】図6(g)において、銅をスパッタして金属膜を形成してからバタニングおよびエッチングを行い、金属膜11同士が接続するようにして上部電極15を形成する。このとき、図1においても説明したが、上部電極15には細かいメッシュを複数形成しておく必要がある。

【0029】図6(h)において、上部電極15のメッシュを介して犠牲膜14をエッチングし、犠牲膜14をすべて除去する。なお、本実施の形態では、上部電極15の形成時にCu膜をスパッタ法で0.5 μ m形成した。また、犠牲膜14のエッチングとしては、CF₄と酸素プラズマ混合雰囲気中でエッチングを行った。

【0030】図7(i)において、上部電極15の強度を保つとともに物体との接触パッドとして機能する保護膜17を、上部電極15の上に接着剤16を介して張り合わせる。すなわち、予め熱可塑性フィルムを加工して複数の突起17aを形成しておいた1枚の保護膜17を、突起17aがセンサ素子20の中央に位置するようにして、複数のセンサ素子20に対して張り合わせる。なお、本実施の形態では、保護膜17として熱可塑性のフィルムを用いたが、これは突起17aが作りやすい点で有効である。例えば、熱可塑性を有するPTFE(ポリテトラフルオロエチレン)フィルムを用いるとよい。このPTFEは熱可塑性を有するだけでなく、汚れがつきにくい点でも有効である。また、接着剤16としてはフィルム状接着剤を用いるとよい。最後に、図7(j)において、150℃で約10分間加熱を行うことによ

り、センサ素子20が完成する。

【0031】[第2の実施の形態]図8は、本発明のその他の実施の形態を示す断面図である。これは図5~7のものと比べて支持部材13を形成するまでの工程に相違点がある。

【0032】まず、図8(a'), (b')において、これらはそれぞれ図5(a), (b)と同じ工程であり、ここまでの工程によって下部電極12ができあがる。なお、本実施の形態では、金属膜6としてCu膜をスパッタ法で0.1 μ m形成した。また、メッキ用のバタニングとしてはレジスト8を5.0 μ m形成した。下部電極12の形成時には電界メッキを用い、最初にCu膜を0.3 μ m、次にAu膜(金属膜7)を0.2 μ m連続して形成した。ただし、金属膜6の厚さが十分あるときには、新たにCu膜をメッキする必要はなく、Au膜のみをメッキするだけでもよい。さらに、本実施の形態では、1個のセンサ素子20に対して下部電極12を1個しか形成していないが、必要に応じて複数形成してもよい。

【0033】図8(c')において、レジスト8(第1のレジスト)を除去した後に、再度レジスト9(第2のレジスト)を塗布してバタニングし、接続電極5aの上のみレジスト9を残す。そして、このレジスト9および金属膜7をマスクとし、露出している金属膜6をエッチングして除去する。なお、本実施の形態では、レジスト9と金属膜7(Au膜)をマスク材として金属膜6(Cu膜)をウエットで処理しており、処理液としては磷酸、硝酸、酢酸、水の混合液を用いた。レジスト9の膜厚は5.0 μ mとしている。

【0034】図8(d')において、レジスト9を除去してから犠牲膜14を堆積し、第2の配線部分を開孔する。なお、本実施の形態では、犠牲膜14としてポリイミドを用いたが、ポリイミドに限られるものではなく、SOG膜等を使用してもよい。

【0035】図8(e')において、スルーホール18内のみ銅および金を順次メッキして金属膜10、11を順次形成し、導電性を有する支持部材13を形成する。なお、本実施の形態では、無電界メッキでCu膜(金属膜10)を5.0 μ m形成してから連続してAu膜(金属膜11)を0.1 μ m形成した。以降の工程については、第1の実施の形態と同様に行えばよく(図6(g)~(h), 図7(i)~(j))、第1の実施の形態と同様の表面形状認識用センサを作ることができる。

【0036】[第3の実施の形態]図9は、本発明のさらにその他の実施の形態を示す断面図である。これは図5~7のものと比べて保護膜17の張り付け方に相違点があり、製造工程の前段階(図5(a)~(d), 図6(e))は第1の実施の形態と同様である。

【0037】図9(f')において、半導体基板1上に

下部電極 12 および支持部材 13 を予め形成しておく。一方、保護膜 17 の一方の面に、マスク蒸着法等を用いて上部電極 15 を形成しておく。なお、本実施の形態では上部電極 15 を、保護膜 17 に対して、Cr と金の積層膜をマスク蒸着法で形成した。また、この場合、後工程で犠牲膜をエッチングする必要がないので、第 1 の実施の形態のようにメッシュ状にする必要はなく、均一な厚さの金属膜を形成するだけでよい。その後、金属膜 11 に導電性接着剤 19 を塗布してから、上部電極 15 を保護膜 17 と一体の状態で張り合わせる。

【0038】図 9 (g) において、全体を 150℃ で約 10 分間加熱することにより、センサ素子 20 が完成する。このように第 3 の実施の形態では、図 1 における犠牲膜 14 を形成する必要がないため、より簡単に製造することができる。

【0039】

【発明の効果】以上説明したように、本発明に係る表面形状認識用センサは、その構成が非常にシンプルであるため、小型のものを容易に製造することができる。したがって、人間の指紋や動物の鼻紋などの微細な凹凸を感知する表面形状認識用センサに適用すると有効である。また、上部電極の変形に応じて変化する上部および下部電極間の容量を測定するように構成されているため、半導体基板内の LSI 等が静電破壊されることがない。さらに、本発明に係る表面形状認識用センサの製造方法は、上記のような表面形状認識用センサを容易に製造す*

ることができる。

【図面の簡単な説明】

【図 1】 本発明の一つの実施の形態を示す断面図である。

【図 2】 図 1 に係る下部電極 12 および支持部材 13 の配置を示す平面図である。

【図 3】 図 1 に係る上部電極 15 を示す平面図である。

【図 4】 図 1 に係る保護膜 17 を示す平面図である。

【図 5】 図 1 に係るセンサ素子 20 の製造工程（第 1 の実施の形態）を示す断面図である。

【図 6】 図 5 の続きの製造工程を示す断面図である。

【図 7】 図 6 の続きの製造工程を示す断面図である。

【図 8】 本発明の第 2 の実施の形態を示す断面図である。

【図 9】 本発明の第 3 の実施の形態を示す断面図である。

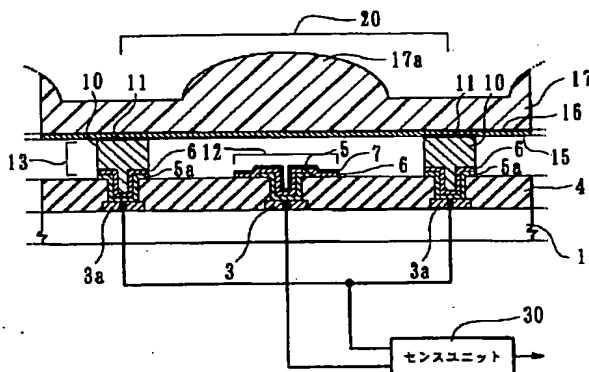
【図 10】 従来例を示す断面図である。

【図 11】 従来例を示す平面図である。

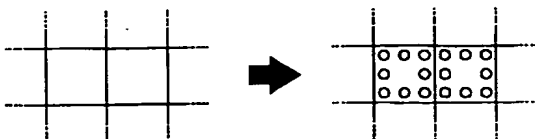
【符号の説明】

1…半導体基板、2、4…層間絶縁膜、3、3a…配線、5、5a…接続電極、6、7、10、11…金属膜、8、9…レジスト、12…下部電極、13…支持部材、14…犠牲膜、15…上部電極、16…接着剤、17…保護膜、17a…突起、20…センサ素子、30…センサユニット。

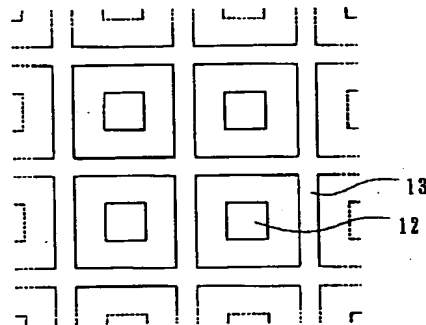
【図 1】



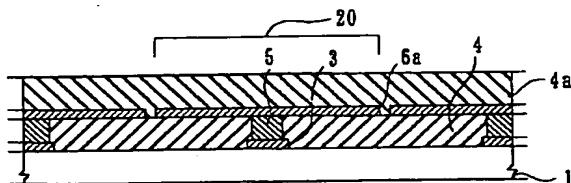
【図 3】



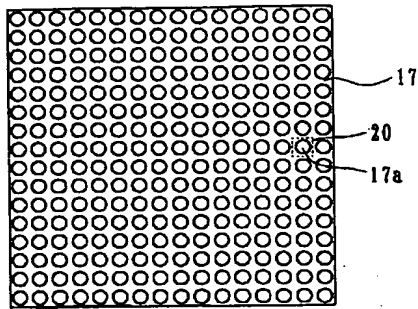
【図 2】



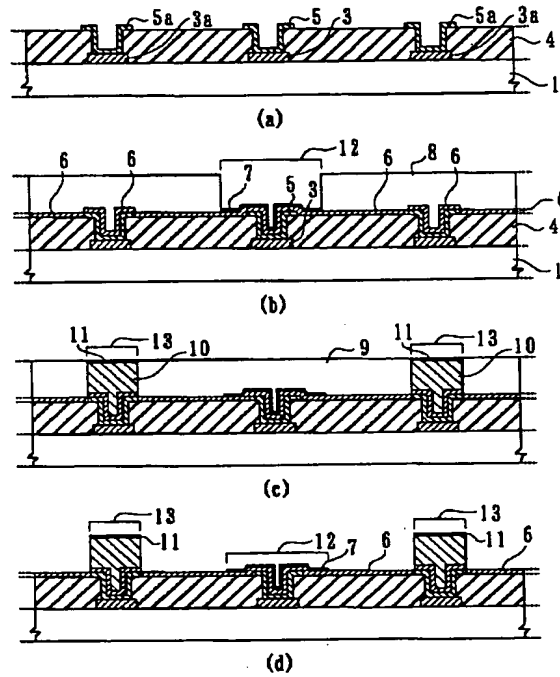
【図 10】



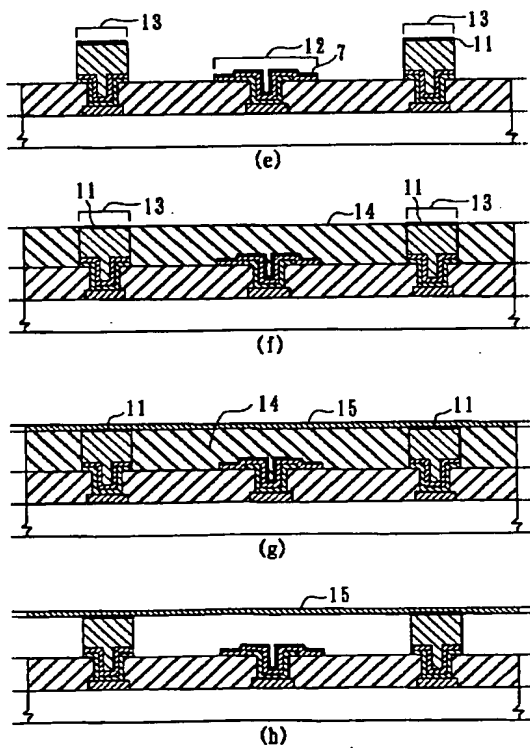
【図4】



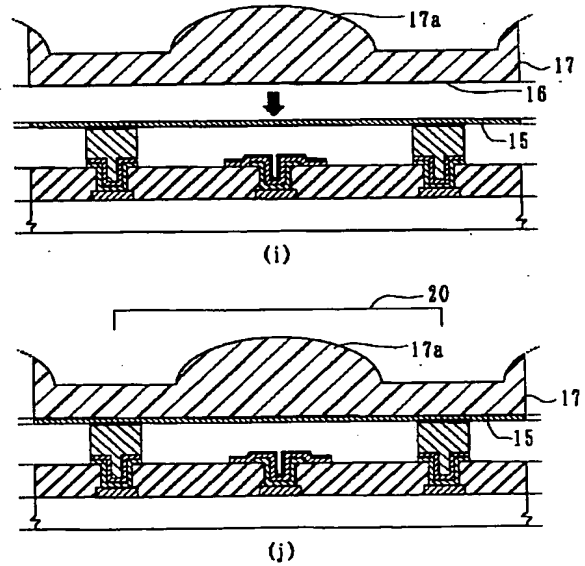
【図5】



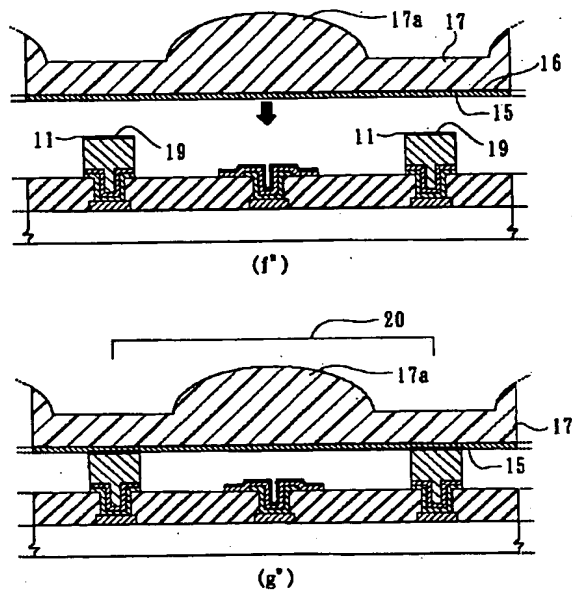
【図6】



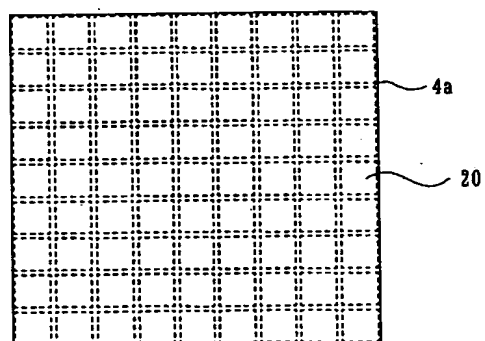
【図7】



【圖9】



【圖 1 1】



(72)発明者 森村 浩季
東京都新宿区西新宿三丁目19番2号 日本
電信電話株式会社内

【公報種別】特許法第17条の2の規定による補正の掲載
【部門区分】第6部門第1区分
【発行日】平成13年10月26日(2001.10.26)

【公開番号】特開平11-248410
【公開日】平成11年9月17日(1999.9.17)
【年通号数】公開特許公報11-2485
【出願番号】特願平10-53911
【国際特許分類第7版】

G01B 7/28
// G06T 1/00
【F I】
G01B 7/28 H
G06F 15/64 G

【手続補正書】
【提出日】平成13年1月18日(2001.1.18)
【手続補正1】
【補正対象書類名】明細書
【補正対象項目名】0008
【補正方法】変更
【補正内容】

【0008】なお、実際には図11に示すように、センサ素子20を2次元的に複数配置することにより指紋の凹凸を検出する。また、このような容量型の指紋センサは、従来の光学式センサと比較して特殊なインターフェイスが不要であり、小型化が可能であるという特徴も備えている。